

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2004-004244

(43)Date of publication of application : 08.01.2004

(51)Int.Cl. G09G 3/36  
G02F 1/133  
G09G 3/20

(21)Application number : 2002-159032 (71)Applicant : SONY CORP

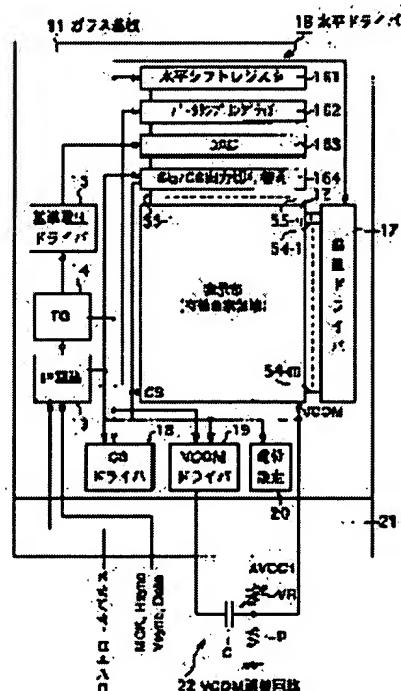
(22)Date of filing : 31.05.2002 (72)Inventor : KIDA YOSHITOSHI  
NAKAJIMA YOSHIHARU  
MAEKAWA TOSHIICHI

## (54) LIQUID CRYSTAL DISPLAY, CONTROLLING METHOD THEREFOR, AND PORTABLE TERMINAL

### (57)Abstract:

**PROBLEM TO BE SOLVED:** To solve the problems wherein the whole system is prevented from being miniaturized and the cost is prevented from being reduced in the presence of an external substrate and an external driving IC outside a panel.

**SOLUTION:** In addition to a horizontal driver 16 and a vertical driver 17, the following are mounted on the same glass substrate 11 as that of a display section 12: an interface circuit 13; a timing generator 14; a reference voltage driver 15; a CS driver 18; peripheral driving circuits, including a VCOM driver 19, and a potential setting circuit 20. When a display reset control pulse PCI is externally provided, a specified potential is written on a pixel, and a CS potential and a VCOM potential are simultaneously set to the same potential as the pixel potential to provide the same potential to a counter electrode side. Thus, white display is applied in the case of a normal white type, and black display is applied in the case of a normal black type, preventing the disturbance of a picture in power supply ON/OFF.



## LEGAL STATUS

[Date of request for examination] 27.04.2004

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2004-4244  
(P2004-4244A)

(43) 公開日 平成16年1月8日 (2004.1.8)

(51) Int. C1. 7

G 09 G 3/36  
G 02 F 1/133  
G 09 G 3/20

F I

G 09 G 3/36  
G 02 F 1/133 5 5 0  
G 09 G 3/20 6 1 1 B  
G 09 G 3/20 6 1 2 F  
G 09 G 3/20 6 2 1 M

テーマコード (参考)

2 H 0 9 3  
5 C 0 0 6  
5 C 0 8 0

審査請求 未請求 請求項の数 6 O L

(全 13 頁) 最終頁に続く

(21) 出願番号  
(22) 出願日特願2002-159032 (P2002-159032)  
平成14年5月31日 (2002.5.31)

(71) 出願人 000002185  
ソニー株式会社  
東京都品川区北品川6丁目7番35号

(74) 代理人 100086298  
弁理士 船橋 國則

(72) 発明者 木田 芳利  
東京都品川区北品川6丁目7番35号 ソニー  
株式会社内

(72) 発明者 仲島 義晴  
東京都品川区北品川6丁目7番35号 ソニー  
株式会社内

(72) 発明者 前川 敏一  
東京都品川区北品川6丁目7番35号 ソニー  
株式会社内

最終頁に続く

(54) 【発明の名称】 液晶表示装置およびその制御方法、ならびに携帯端末

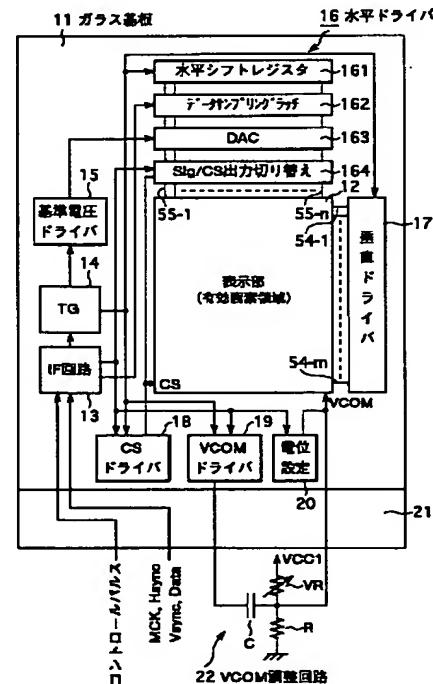
## (57) 【要約】

【課題】 パネル外に外部基板や外部駆動 I C が存在すると、システム全体の小型化および低コスト化の妨げになる。

【解決手段】 表示部 12 と同一のガラス基板 11 上に、水平ドライバ 16 および垂直ドライバ 17 に加えて、インターフェース回路 13、タイミングジェネレータ 14、基準電圧ドライバ 15、CS ドライバ 18、V COM ドライバ 19 および電位設定回路 20 などの周辺の駆動回路を搭載し、外部から表示リセットコントロールパルス P C I が与えられたときは、画素に所定の電位を書き込むと同時に、CS 電位および V COM 電位を画素電位と同電位に設定し、当該同電位を対向電極側に与えることで、ノーマリホワイト型では白表示、ノーマリブラック型では黒表示を行い、電源 ON/OFF 時の画像の乱れを防止する。

【選択図】

図 1



**【特許請求の範囲】****【請求項 1】**

透明絶縁基板上に画素がマトリクス状に配置されてなる表示部と、前記表示部の各画素に対して表示信号を供給するとともに、電源ON/OFF時には前記表示信号に代えて所定の電位を選択して供給する切り替え手段と、前記透明絶縁基板上に前記表示部と共に搭載され、前記画素の対向電極側に各画素共通にコモン電位を与えるとともに、電源ON/OFF時には前記コモン電位に代えて前記所定の電位と同電位を前記画素の対向電極側に与える電位生成手段とを備えたことを特徴とする液晶表示装置。

**【請求項 2】**

前記切り替え手段は、電源ON/OFF時には前記電位生成手段の出力電位を選択することを特徴とする請求項1記載の液晶表示装置。 10

**【請求項 3】**

前記電位生成手段の出力電位は、前記画素の液晶セルの対向電極に与える電位または保持容量の対向電極側の電極に与える電位であることを特徴とする請求項2記載の液晶表示装置。

**【請求項 4】**

画素がマトリクス状に配置されてなる表示部と、前記画素の対向電極側に各画素共通にコモン電位を与える電位生成手段とを同一の透明絶縁基板上に搭載してなる液晶表示装置において、 20

電源ONに際して、先ず電源を投入し、続いて前記透明絶縁基板上の回路の状態を初期化し、その後一定期間前記表示部の各画素に対して所定の電位を書き込むとともに、前記所定の電位と同電位を前記画素の対向電極側に与え、

電源OFFに際して、先ず一定期間前記表示部の各画素に対して所定の電位を書き込むとともに、前記所定の電位と同電位を前記画素の対向電極側に与え、その後に電源を遮断する

ことを特徴とする液晶表示装置の制御方法。

**【請求項 5】**

透明絶縁基板上に画素がマトリクス状に配置されてなる表示部と、前記表示部の各画素に対して表示信号を供給するとともに、電源ON/OFF時には前記表示信号に代えて所定の電位を選択して供給する切り替え手段と、前記透明絶縁基板上に前記表示部と共に搭載され、前記画素の対向電極側に各画素共通にコモン電位を与えるとともに、電源ON/OFF時には前記コモン電位に代えて前記所定の電位と同電位を前記画素の対向電極側に与える電位生成手段とを備えた液晶表示装置を画面表示部として搭載したことを特徴とする携帯端末。 30

**【請求項 6】**

スタンバイモードを有する携帯端末において、スタンバイモードに入るとき／解除するときに、前記切換手段は前記表示部の各画素に対して前記所定の電位を供給し、前記電位生成手段は前記所定の電位と同電位を前記画素の対向電極側に与えることを特徴とする請求項5記載の携帯端末。 40

**【発明の詳細な説明】****【0001】****【発明の属する技術分野】**

本発明は、液晶表示装置およびその制御方法、ならびに携帯端末に関し、特に同じ透明絶縁基板上に表示部と共にその周辺の駆動回路が一体的に形成されてなる駆動回路一体型液晶表示装置およびその電源ON/OFF時の制御方法、ならびに当該液晶表示装置を画面表示部として搭載した携帯端末に関する。

**【0002】**

**【従来の技術】**

液晶表示装置においては、電源ON（投入）／OFF（遮断）時の画像の乱れを防ぐ対策として、電源ON／OFF時にノーマリホワイト型では白データ（ノーマリブラック型では黒データ）を画素に書き込むことで、白表示（ノーマリブラック型では黒表示）を行う構成を探っている。具体的には、電源ON時は先ず白表示（または、黒表示）を行うことによって画像の乱れをなくした後表示データに応じた画表示を行い、また電源OFF時は白表示（または、黒表示）を行うことによって残像をなくした後表示を消すようにする。

**【0003】**

このように、白データ（または、黒データ）を書き込むに当たり、従来例に係る液晶表示装置では、外部より白データ（または、黒データ）を入力するとともに、画素の液晶容量の対向電極に与えるVCOM電位および保持容量の対向電極側の電極に与えるCS電位を“L”レベルにするドライバを外部基板上もしくは外部駆動IC上に搭載する構成を探っていた。

10

**【0004】**

すなわち、図7において、ガラス基板101上には、画素がマトリクス状に配置されてなる表示部102が形成され、さらにその下側には表示部102の各画素に表示データを書き込む水平ドライバ103が形成されている。なお、図示していないが、表示部102の横には垂直ドライバが配置されることになる。このガラス基板101に対し、フレキシブルケーブル（基板）104を介して外部基板105が電気的に接続されている。

20

**【0005】**

外部基板105には、タイミングジェネレータ（TG）106、VCOMドライバ107、CSドライバ108等が搭載されている。タイミングジェネレータ106は、セット側グラフィックコントローラから与えられるマスタークロックMCK、垂直同期信号Vsynch、水平同期信号Hsync等の基準信号に基づいて各種のタイミング信号を発生し、フレキシブルケーブル104を介して水平ドライバ103や垂直ドライバに供給するとともに、電源ON／OFF時には白データ（または、黒データ）を発生して水平ドライバ103に供給する。

20

**【0006】**

VCOMドライバ107は、タイミングジェネレータ106から与えられるタイミング信号に同期してVCOM電位を発生し、フレキシブルケーブル104を介して画素の液晶容量の対向電極に対して全画素共通に印加する。CSドライバ108は、タイミングジェネレータ106から与えられるタイミング信号に同期してCS電位を発生し、フレキシブルケーブル104を介して画素の保持容量の対向電極側端子に対して全画素共通に印加する。VCOMドライバ107およびCSドライバ108は、電源ON／OFF時にはVCOM電位およびCS電位を低レベルに設定する。

30

**【0007】****【発明が解決しようとする課題】**

上述したように、従来例に係る液晶表示装置では、電源ON／OFF時の画像の乱れを防止するに当たって、セットとの間に白データ（または、黒データ）を出力するための回路と、VCOM電位およびCS電位を低レベルにするための回路とを外部基板105（もしくは、外部駆動IC）上に搭載していた。したがって、表示システムとしては、ガラス基板101の他に外部基板105を設けるとともに、当該外部基板105上にタイミングジェネレータ106、VCOMドライバ107、CSドライバ108等を作り込む工程が必要になるため、システム全体の小型化および低コスト化の妨げになっていた。

40

**【0008】**

本発明は、上記課題に鑑みてなされたものであり、その目的とするところは、システム全体の小型化および低コスト化を可能とした上で、電源ON時に画像の乱れなく表示開始できるとともに、電源OFF時に残像なしで表示を消すことが可能な液晶表示装置およびその制御方法、ならびに当該液晶表示装置を画面表示部として搭載した携帯端末を提供することにある。

50

## 【0009】

## 【課題を解決するための手段】

本発明による液晶表示装置は、透明絶縁基板上に画素がマトリクス状に配置されてなる表示部と、この表示部の各画素に対して表示信号を選択して供給するとともに、電源ON/OFF時には前記表示信号に代えて所定の電位を選択して供給する切り替え手段と、前記表示部と同じ透明絶縁基板上に搭載され、前記画素の対向電極側に各画素共通にコモン電位を与えるとともに、電源ON/OFF時には前記コモン電位に代えて前記所定の電位と同電位を前記画素の対向電極側に与える電位生成手段とを備えた構成となっている。なお、コモン電位とは、液晶セルの対向電極に与える電位および保持容量の対向電極側の電極に与える電位を言うものとする。この液晶表示装置は、PDA (Personal Digital Assistants) や携帯電話機に代表される携帯端末に、その画面表示部として搭載される。

10

## 【0010】

上記構成の液晶表示装置またはこれを画面表示部として搭載した携帯端末において、電源ONに際して、先ず電源を投入し、続いて透明絶縁基板上の回路の状態を初期化し、その後一定期間表示部の各画素に対して所定の電位を書き込むとともに、当該所定の電位と同電位を画素の対向電極側に与えることで、電源投入後一定期間に亘ってノーマリホワイト型では白表示（ノーマリブラック型では黒表示）が行われる。これにより、電源ON時に画像の乱れなく表示開始を行うことができる。また、電源OFFに際して、先ず一定期間表示部の各画素に対して所定の電位を書き込むとともに、当該所定の電位と同電位を画素の対向電極側に与えることで、電源遮断前に一定期間に亘って白表示（または、黒表示）が行われる。これにより、電源OFF時に残像なしで表示を消すことができる。

20

## 【0011】

## 【発明の実施の形態】

以下、本発明の実施の形態について図面を参照して詳細に説明する。.

## 【0012】

## 【第1実施形態】

図1は、本発明の第1実施形態に係る液晶表示装置の構成例を示すブロック図である。図1において、透明絶縁基板、例えばガラス基板11上には、画素がマトリクス状に配置されてなる表示部（画素部）12が形成されている。ガラス基板11は、もう一枚のガラス基板と所定の間隙を持って対向配置され、両基板間に液晶材料を封止することで表示パネル（LCDパネル）を構成している。

30

## 【0013】

表示部12における各画素の構成の一例を図2に示す。マトリクス状に配置された画素50の各々は、画素トランジスタであるTFT (Thin Film Transistor; 薄膜トランジスタ) 51と、このTFT 51のドレイン電極に画素電極が接続された液晶セル52と、TFT 51のドレイン電極に一方の電極が接続された保持容量53とを有する構成となっている。ここで、液晶セル52は、画素電極とこれに対向して形成される対向電極との間で発生する液晶容量を意味する。

40

## 【0014】

この画素構造において、TFT 51はゲート電極がゲート線（走査線）54に接続され、ソース電極がデータ線（信号線）55に接続されている。液晶セル52は対向電極がVCOM線56に対して各画素共通に接続されている。そして、液晶セル52の対向電極には、VCOM線56を介してコモン電圧VCOM（VCOM電位）が各画素共通に与えられる。保持容量53は他方の電極（対向電極側の端子）がCS線57に対して各画素共通に接続されている。

## 【0015】

ここで、IH (Hは水平期間) 反転駆動または1F (Fはフィールド期間) 反転駆動を行う場合は、各画素に書き込まれる表示信号は、VCOM電位を基準として極性反転を行うことになる。また、VCOM電位の極性をIH周期または1F周期で反転させるVCOM

50

反転駆動を I H 反転駆動または 1 F 反転駆動と併用する場合は、CS 線 5 7 に与えられる CS 電位の極性も V COM 電位に同期して反転する。ただし、本実施形態に係る液晶表示装置は、V COM 反転駆動に限られるものではない。なお、V COM 電位と CS 電位はほぼ同電位であるため、本明細書においては、これらをコモン電位と総称するものとする。

#### 【0016】

再び図 1において、表示部 1 2 と同じガラス基板 1 1 上には、例えば、表示部 1 2 の左側にインターフェース (I F) 回路 1 3、タイミングジェネレータ (T G) 1 4 および基準電圧ドライバ 1 5 が、表示部 1 2 の上側に水平ドライバ 1 6 が、表示部 1 2 の右側に垂直ドライバ 1 7 が、表示部 1 2 の下側に電位設定手段である CS ドライバ 1 8、V COM ドライバ 1 9 および電位設定回路 2 0 がそれぞれ搭載されている。これらの回路は、表示部 1 2 の画素トランジスタと共に、低温ポリシリコンあるいは CG (C o n t i n u o u s G r a i n ; 連続粒界結晶) シリコンを用いて作製される。

10

#### 【0017】

上記構成の液晶表示装置において、ガラス基板 1 1 に対して、低電圧振幅（例えば、3.3 V 振幅）のマスタークロック MCK、水平同期パルス H s y n c、垂直同期パルス V s y n c、R (赤) G (緑) B (青) パラレル入力の表示データ Data および表示リセットコントロールパルス PCI がフレキシブルケーブル（基板） 2 1 を介して外部から入力され、インターフェース回路 1 3 において高電圧振幅（例えば、6.5 V）にレベルシフト（レベル変換）される。

20

#### 【0018】

レベルシフトされたマスタークロック MCK、水平同期パルス H s y n c および垂直同期パルス V s y n c は、タイミングジェネレータ 1 4 に供給される。タイミングジェネレータ 1 4 は、マスタークロック MCK、水平同期パルス H s y n c および垂直同期パルス V s y n c に基づいて基準電圧ドライバ 1 5、水平ドライバ 1 6 および垂直ドライバ 1 7 の駆動に必要な各種のタイミングパルスを生成する。レベルシフトされた表示データ Data は、水平ドライバ 1 6 に供給される。レベルシフトされた表示リセットコントロールパルス PCI は、水平ドライバ 1 6、CS ドライバ 1 8、V COM ドライバ 1 9 および電位設定回路 2 0 にそれぞれ供給される。

30

#### 【0019】

水平ドライバ 1 6 は、例えば、水平シフトレジスタ 1 6 1、データサンプリングラッチ回路 1 6 2、DA (デジタル-アナログ) 変換回路 (D A) 1 6 3 および S i g / CS 出力切り替え回路 1 6 4 を有する構成となっている。水平シフトレジスタ 1 6 1 は、タイミングジェネレータ 1 4 から供給される水平スタートパルス H S T に応答してシフト動作を開始し、同じくタイミングジェネレータ 1 4 から供給される水平クロックパルス H C K に同期して 1 水平期間に順次転送していくサンプリングパルスを生成する。

30

#### 【0020】

データサンプリングラッチ回路 1 6 2 は、水平シフトレジスタ 1 6 1 で生成されたサンプリングパルスに同期して、インターフェース回路 1 3 から出力される表示データ Data を 1 水平期間で順次サンプリングレラッチする。このラッチされた 1 ライン分のデジタルデータはさらに、水平ブランкиング期間にラインメモリ（図示せず）に移される。そして、この 1 ライン分のデジタルデータは、DA 変換回路 1 6 3 でアナログ表示信号に変換される。DA 変換回路 1 6 3 は、例えば、基準電圧ドライバ 1 5 から与えられる階調数分の基準電圧の中から、デジタルデータに対応した基準電圧を選択してアナログ表示信号として出力する基準電圧選択型 DA 変換回路の構成となっている。

40

#### 【0021】

DA 変換回路 1 6 3 から出力される 1 ライン分のアナログ表示信号 S i g は、S i g / CS 出力切り替え回路 1 6 4 に与えられる。S i g / CS 出力切り替え回路 1 6 4 にはさらに、CS ドライバ 1 8 で生成される CS 電位が与えられる。S i g / CS 出力切り替え回路 1 6 4 は、インターフェース回路 1 3 から出力される表示リセットコントロールパルス PCI が高レベルであるか低レベルであるかに応じて、アナログ表示信号 S i g および C

50

S電位のいずれか一方を選択して出力する。S i g／C S出力切り替え回路164から出力されるアナログ表示信号S i gまたはC S電位は、表示部12の水平方向画素数nに対応して配線されたデータ線55-1～55-nに出力される。

#### 【0022】

垂直ドライバ17は、垂直シフトレジスタおよびゲートバッファによって構成される。この垂直ドライバ17において、垂直シフトレジスタは、タイミングジェネレータ14から供給される垂直スタートパルスV S Tに応答してシフト動作を開始し、同じくタイミングジェネレータ14から供給される垂直クロックパルスV C Kに同期して1垂直期間に順次転送していく走査パルスを生成する。この生成された走査パルスは、表示部12の垂直方向画素数mに対応して配線されたゲート線54-1～54-mにゲートバッファを通して順次出力される。

10

#### 【0023】

この垂直ドライバ17による垂直走査により、走査パルスがゲート線54-1～54-mに順次出力されると、表示部12の各画素が行（ライン）単位で順に選択される。そして、この選択された1ライン分の画素に対して、S i g／C S出力切り替え回路164から出力される1ライン分のアナログ表示信号S i gがデータ線55-1～55-nを経由して一斉に書き込まれる。このライン単位の書き込み動作が繰り返されることにより、1画面分の画表示が行われる。

20

#### 【0024】

C Sドライバ18は、先述したC S電位を生成し、図2のC S線57を介して保持容量53の他方の電極に対して各画素共通に与えるとともに、S i g／C S出力切り替え回路164に供給し、インターフェース回路13から出力される表示リセットコントロールパルスP C Iが低レベルのときは、当該C S電位を所定の電位、例えば低レベル（0 V）に設定する。ここで、表示信号の振幅を例えば0-3.3 Vとすると、V C O M反転駆動を採用する場合には、C S電位は低レベルを0 V（グランドレベル）、高レベルを3.3 V間として交流反転を繰り返すことになる。

20

#### 【0025】

V C O Mドライバ19は、先述したV C O M電位を生成するとともに、インターフェース回路13から出力される表示リセットコントロールパルスP C Iが低レベルのときは、当該V C O M電位を低レベル（0 V）に設定する。V C O Mドライバ19から出力されるV C O M電位は、フレキシブルケーブル21を介して一度ガラス基板11の外部に出力される。この基板外に出力されたV C O M電位はV C O M調整回路22を経由した後、フレキシブルケーブル21を介して再びガラス基板11内に入力され、図2のV C O M線56を介して液晶セル52の対向電極に対して各画素共通に与えられる。

30

#### 【0026】

ここで、V C O M電位としては、C S電位とほぼ同じ振幅の交流電圧が用いられる。ただし、実際には、図2において、データ線54からT F T 51を通して液晶セル52の画素電極に信号を書き込む際に、寄生容量などに起因してT F T 51で電圧降下が生じることから、V C O M電位としては、その電圧降下分だけD Cシフトした交流電圧を用いる必要がある。このV C O M電位のD CシフトをV C O M調整回路22が担う。

40

#### 【0027】

V C O M調整回路22は、V C O M電位を入力とするコンデンサCと、このコンデンサCの出力端と外部電源V C C 1との間に接続された可変抵抗V Rと、コンデンサCの出力端とグランドとの間に接続された抵抗Rとから構成され、液晶セル52の対向電極に与えるV C O M電位のD Cレベルを調整する、即ちV C O M電位に対してD Cオフセットをかける。電位設定回路20は、インターフェース回路13から出力される表示リセットコントロールパルスP C Iが低レベルとなることで、V C O M調整回路22から基板内に入力されたV C O M電位を強制的に低レベル（0 V）にする。

#### 【0028】

上記構成の液晶表示装置において、外部から与えられる表示リセットコントロールパルス

50

PC<sub>I</sub>が低レベルのときは、CSドライバ18がCS電位を所定の電位、例えば低レベル(0V)に設定するとともに、電位設定回路20がVCOM電位を強制的に低レベル(0V)にする一方、Sig/CS出力切り替え回路164がCS電位を選択してデータ線55-1～55-nに出力することで、表示リセット動作を行うようになる。

#### 【0029】

この表示リセット動作により、垂直ドライバ17による垂直走査によって選択された行の各画素については、図2において、CS電位(本例では、0V)がTFT51を介して液晶セル52および保持容量53の画素電極側に印加されると同時に、対向電極側にはVCOM線56およびCS線57を介してCS電位およびVCOM電位(共に0V)がそれぞれ印加されるため、液晶セル52には電圧が印加されず、したがってノーマリホワイト型では白表示、ノーマリブラック型では黒表示が行われる。

10

#### 【0030】

上述したように、第1実施形態に係る液晶表示装置では、表示部12と同一のパネル(ガラス基板11)上に、水平ドライバ16および垂直ドライバ17に加えて、インターフェース回路13、タイミングジェネレータ14、基準電圧ドライバ15、CSドライバ18、VCOMドライバ19および電位設定回路20などの周辺の駆動回路を搭載したことにより、全駆動回路一体型の表示パネルを構成でき、外部に別の基板やIC、トランジスタ回路を設ける必要がないため、システム全体の小型化および低コスト化が可能になる。

20

#### 【0031】

また、外部から表示リセットコントロールパルスPC<sub>I</sub>が与えられたときは、画素に所定の電位を書き込むと同時に、CS電位およびVCOM電位を画素電位と同電位に設定し、当該同電位を対向電極側に与えることで、ノーマリホワイト型では白表示、ノーマリブラック型では黒表示を行うことができるため、システム全体の小型化および低コスト化を可能とした上で、電源ON/OFF時の画像の乱れを防止することができる。

20

#### 【0032】

次に、上記構成の液晶表示装置において、電源ON/OFF時の画像の乱れを防ぐために、表示リセット動作を行う際の制御方法について説明する。

30

#### 【0033】

先ず、電源ON時の表示リセット動作について、図3のタイミングチャートを用いて説明する。電源ONに際して、先ず電源VCC1(例えば、3.3V)および電源VDD(例えば、6.5V)を投入する。電源VCC1が90%程度立ち上がってから一定期間T11(例えば、1ms程度)が経過すると、マスタークロックMCK、水平同期パルスHsync、垂直同期パルスVsync、表示データDataおよび表示リセットコントロールパルスPC<sub>I</sub>がフレキシブルケーブル21を介して外部から入力され始める。

30

#### 【0034】

その後、一定期間T12(例えば、1ms程度)が経過すると、パネル内のシステムリセットパルス\_RSTを高レベルとする。これにより、パネル内におけるフリップフロップ等のロジック回路の初期状態が確定(初期化)される。その後、表示リセットコントロールパルスPC<sub>I</sub>の低レベル期間を一定期間T13(例えば、1～2フィールド期間)だけ設ける。

40

#### 【0035】

この期間T13では、CSドライバ18がCS電位を所定の電位、例えば低レベルに設定するとともに、電位設定回路20がVCOM電位を強制的に低レベルにする一方、Sig/CS出力切り替え回路164がCS電位を選択してデータ線55-1～55-nに出力する。これにより、表示リセット動作、即ちノーマリホワイト型では白表示、ノーマリブラック型では黒表示が行われる。期間T13が経過した後は、表示リセットコントロールパルスPC<sub>I</sub>を高レベルとすることで、Sig/CS出力切り替え回路164はCS電位に代えて表示信号を選択してデータ線55-1～55-nに出力する。これにより、表示信号に応じた実際の画表示が開始される。

#### 【0036】

50

このように、液晶表示装置において、電源ONに際して、先ず電源を投入し、続いてパネル上の回路の状態を初期化し、その後一定期間表示リセット動作を行って電源投入後数フイールド期間に亘って白表示（または、黒表示）を行うことにより、電源ON時に画像の乱れなく表示開始を行うことができる。

#### 【0037】

続いて、電源OFF時の表示リセット動作について、図4のタイミングチャートを用いて説明する。電源OFFに際して、先ず表示リセットコントロールパルスPCIを一定期間T21（例えば、1～2フイールド期間）だけ低レベルにする。これにより、CSドライバ18がCS電位を低レベルに設定するとともに、電位設定回路20がVCOM電位を強制的に低レベルにする一方、Sig/CS出力切り替え回路164がCS電位を選択してデータ線55-1～55-nに出力することで、表示リセット動作が行われる。

10

#### 【0038】

すなわち、表示リセット動作により、数フイールド期間に亘って白表示（または、黒表示）が行われる。期間T21の経過後、システムリセットパルス\_RSTを低レベルとする。その後、期間T22（例えば、1 msec程度）が経過すると、マスタークロックMCK、水平同期パルスHsync、垂直同期パルスVsync、表示データDataおよび表示リセットコントロールパルスPCIがフレキシブルケーブル21の入力を停止する。その後、期間T23（例えば、1 msec程度）が経過すると、電源VCC1および電源VDDを遮断する。

20

#### 【0039】

このように、液晶表示装置において、電源OFFに際して、先ず一定期間表示リセット動作を行って電源遮断前に数フイールド期間に亘って白表示（または、黒表示）を行い、その後に電源を遮断することにより、電源OFF時に残像なしで表示を消すことができる。

#### 【0040】

なお、本制御例では、電源ON/OFF時の画像の乱れを防止する場合を例に挙げて説明したが、液晶表示装置が例えば省電力化を目的としたスタンバイモードを持つ場合において、スタンバイモードに入るときは電源ON時と同様の制御を行い、スタンバイモードから復帰するときは電源OFF時と同様の制御を行うことにより、スタンバイモードに入るとき/復帰するときの画像の乱れを防止することができる。

30

#### 【0041】

##### 【第2実施形態】

図5は、本発明の第2実施形態に係る液晶表示装置の構成例を示すブロック図であり、図中、図1と同等部分には同一符号を付して示している。

#### 【0042】

第1実施形態に係る液晶表示装置では、VCOM調整回路22を全てパネル外部（ガラス基板11の外部）で構成したのに対して、本実施形態に係る液晶表示装置では、VCOM調整回路22'を構成する回路素子の一部をガラス基板11上に作製した構成を探っている。

#### 【0043】

具体的には、図5において、ガラス基板11上に搭載することが難しいコンデンサCと、外部調整が必要な可変抵抗VRについてはガラス基板11の外部に設けている。可変抵抗VRは、コンデンサCの出力端とグランドとの間に接続されている。一方、ガラス基板11上には、コンデンサCの出力端に電気的につながるラインLと内部電源VCC2との間に直列に接続された分圧抵抗R11およびスイッチSWと、ラインLとグランドとの間に接続された分圧抵抗R12とが設けられている。スイッチSWは、インターフェース回路13から出力される表示リセットコントロールパルスPCIが低レベルのときにOFF（開放）状態となる。

40

#### 【0044】

ところで、VCOM調整回路22を全てパネル外部で構成した場合、電源OFF時に表示リセットコントロールパルスPCIが不安定になり、そのときに外部電源VCC1がまだ

50

残っている(3.3V近傍の電位にある)と、VCOM電位が上昇する可能性がある。これに対して、本実施形態に係る液晶表示装置においては、VCOM調整回路22'を構成する回路素子の一部、具体的には分圧抵抗R11, R12およびそれをON/OFFするスイッチSWをガラス基板11上に作製し、表示リセットコントロールパルスPCIが低レベルのときにスイッチSWをOFFとすることで、ラインLの電位がグランドレベルに引っ張られるために、VCOM電位の上昇を確実に抑え、グランドレベルに維持することができる。

#### 【0045】

なお、上記各実施形態では、表示リセットコントロールパルスPCIが与えられたときに、Sig/CS出力切り替え回路164が表示信号に代えてCS電位を選択してデータ線55-1～55-nに出力するとしたが、VCOM電位もCS電位と同じ電位に設定されるため、VCOM電位を選択してデータ線55-1～55-nに出力する構成を探っても同様の作用効果を得ることができる。

10

#### 【0046】

さらに、CS電位またはVCOM電位を選択する構成ではなく、所定の電位を選択する一方、CS電位およびVCOM電位を同電位に設定する構成を探ることも可能である。また、データ線55-1～55-nを通して画素に書き込む電位(画素電位)としては、0V(グランドレベル)に限られるものではなく、CS電位およびVCOM電位を画素電位と同電位に設定する条件を満足すれば、液晶セル52には電圧が印加されないため、ノーマリホワイト型では白表示、ノーマリブラック型では黒表示を行うことができる。ただし、画素電位を0Vとした方が、データ線55-1～55-nを通して画素に書き込む際に電力を消費しなくて済むため、低消費電力化の観点からすると有利である。

20

#### 【0047】

以上説明した第1、第2実施形態に係る液晶表示装置は、携帯電話機やPDA(Personal Digital Assistants; 携帯情報端末)に代表される小型・軽量な携帯端末の画面表示部として用いて好適なものである。

30

#### 【0048】

図6は、本発明に係る携帯端末、例えばPDAの構成の概略を示す外観図である。

#### 【0049】

本例に係るPDAは、例えば、装置本体61に対して蓋体62が開閉自在に設けられた折り畳み式の構成となっている。装置本体61の上面には、キーボードなどの各種のキーが配置されてなる操作部63が配置されている。一方、蓋体62には、画面表示部64が配置されている。この画面表示部64として、先述した第1、第2実施形態に係る液晶表示装置が用いられる。

40

#### 【0050】

これら実施形態に係る液晶表示装置は、先述したように、システム全体の小型化および低コスト化を可能とした上で、電源ON/OFF時の画像の乱れを防止することが可能であるため、当該液晶表示装置を画面表示部64として搭載することで、PDAの小型化に大きく寄与できるとともに、画面表示部64の電源ON/OFF時の画像の乱れを確実に防止できる。

#### 【0051】

また、この種のPDAに代表される携帯端末には、省電力化を図るためにスタンバイモードが備えられているのが一般的である。このスタンバイモードに入るとき/復帰するときにも、先述したように、電源ON/OFF時と同様に表示リセット動作を行わせることで、スタンバイモードに入るとき/復帰するときの画像の乱れについても確実に防止することができる。

#### 【0052】

なお、ここでは、PDAに適用した場合を例に探って説明したが、この適用例に限られるものではなく、本発明に係る液晶表示装置は、特に携帯電話機など小型・軽量の携帯端末全般に用いて好適なものである。

50

## 【0053】

## 【発明の効果】

以上説明したように、本発明によれば、表示部と同一の透明絶縁基板上に周辺の駆動回路を搭載したことにより、全駆動回路一体型の表示パネルを構成でき、外部に別の基板やI C、トランジスタ回路を設ける必要がないため、システム全体の小型化および低コスト化が可能になる。また、電源ON/OFF時は画素に所定の電位を書き込むと同時に、当該所定の電位と同電位を対向電極側に与えることで、ノーマリホワイト型では白表示、ノーマリブラック型では黒表示を行うことができるため、システム全体の小型化および低コスト化を可能とした上で、電源ON/OFF時の画像の乱れを防止することができる。

## 【図面の簡単な説明】

10

【図1】本発明の第1実施形態に係る液晶表示装置の構成例を示すブロック図である。

【図2】画素の構成の一例を示す回路図である。

【図3】電源ON時の表示リセット動作の説明に供するタイミングチャートである。

【図4】電源OFF時の表示リセット動作の説明に供するタイミングチャートである。

【図5】本発明の第2実施形態に係る液晶表示装置の構成例を示すブロック図である。

【図6】本発明に係るPDAの構成の概略を示す外観図である。

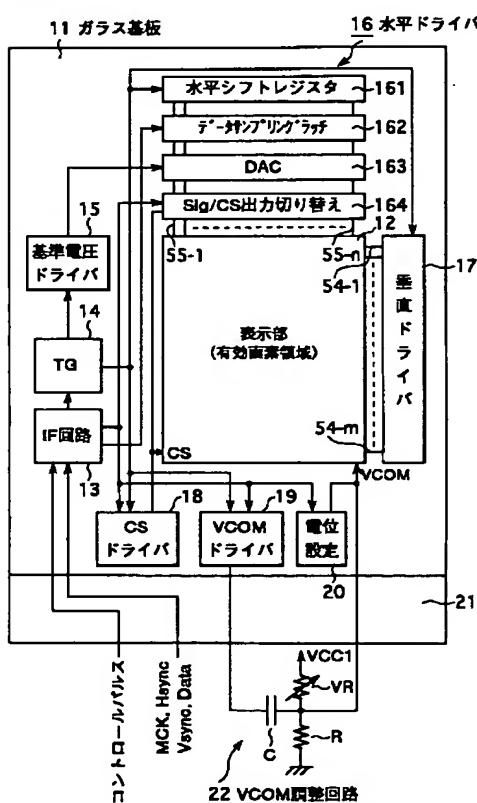
【図7】従来例に係る液晶表示装置の構成の一例を示すブロック図である。

## 【符号の説明】

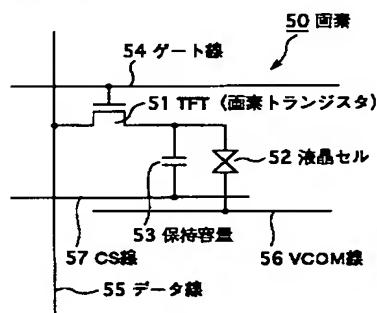
20

11…ガラス基板、12…表示部、13…インターフェース（IF）回路、14…タイミングジェネレータ（TG）、16…水平ドライバ、17…垂直ドライバ、18…CSドライバ、19…VCOMドライバ、22, 22'…VCOM調整回路、50…画素、51…TFT（画素トランジスタ）、52…液晶セル、53…保持容量、164…Sig/CS出力切り替え回路

【図1】

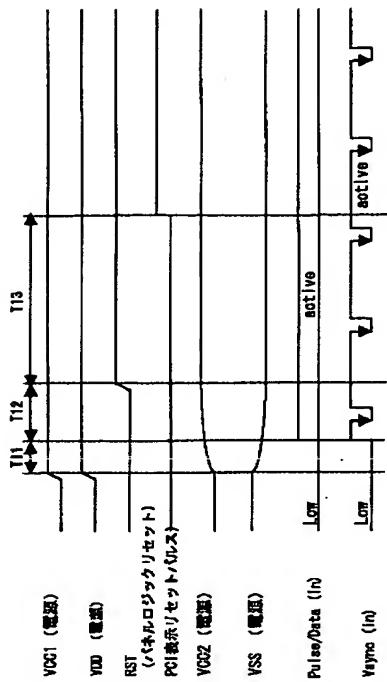


【図2】

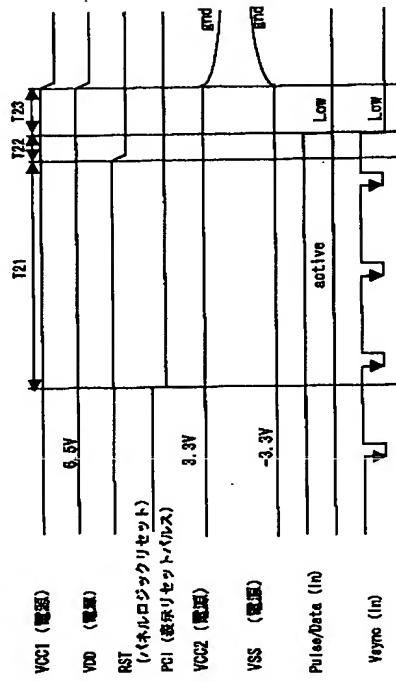


22 VCOM調整回路

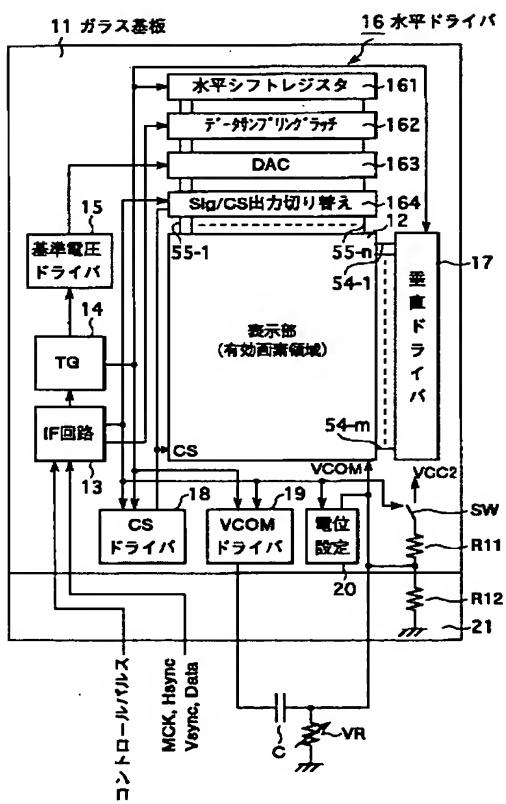
【図3】



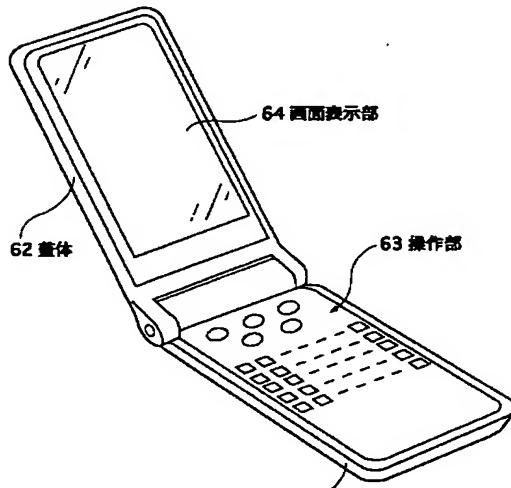
【図4】



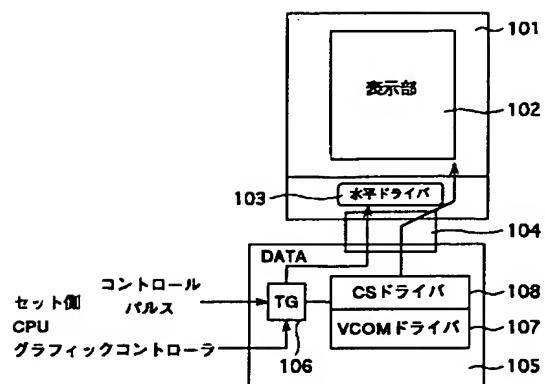
【図5】



【図6】



【図7】



-----  
フロントページの続き

(51) Int. Cl. 7

F I

テーマコード (参考)

G 0 9 G 3/20 6 7 0 D

G 0 9 G 3/20 6 8 0 T

F ターム(参考) 2H093 NA16 NA80 NC00 NC02 NC34 ND39 ND42 ND49 ND52 NE07  
5C006 AC21 AC25 AF59 AF67 AF69 AF83 BB16 BC06 BC12 BC20  
BF43 FA34  
5C080 AA10 BB05 DD09 DD26 DD29 EE26 FF03 FF11 GG09 JJ02  
JJ04 JJ06 KK07 KK47